コンピュータシステム実験 (Computer Engineering Laboratory)

本科	選択・必修	開設時期	単位数	授業形態	担　当
情報電子	必修	4 年	4	実験	新田貴之（通年） 柳澤秀明（通年） 守川和夫（前期）

【授業の概要】
半期単位の大実験方式で、もの作りを通してコンピュータシステムの動きを体得させる。後期実験については、実験で利用するボードマイコンを変更する可能性があり、システム変更については、後期のガイダンスで説明する。

【授業の進め方】
前期：各テーマの前半は十分な講義を行い、実現に必要な技術を解説する。テーマの中盤は各自が実現方法を考えシステムの設計を行う。
後期：実験のはじめに設計方法の解説を行い、実装できた時点で動作確認する。
各回の実験は２４０分で行う。ただし、時間割で実施日の最終時間に割り振りができなかった場合は、別に授業を行い時間を確保する。

【授業の概要】	【授業項目】	【内　容】
1 回	ガイダンス	前期の実験内容について、ガイダンスをする。
2 回	FPGA と VHDL による回路設計	FPGA の仕組みについて解説し、VHDL を使用した FPGA の回路設計の概要を講義する。
3 回	VHDL の記述	VHDL の基本的な記述方法について講義する。
4 回	開発システムの使用方法	開発システムの使用方法を講義した後、実際に簡単な VHDL 記述から回路を作成する演習を行う。
5 回	回路設計 (１)	マルチプレクサ、デコーダ、エンコーダを実装する。
6 回	回路設計 (２)	各種のカウンタを実装する。
7 回	回路設計 (３)	７セグメントデコーダを実装する。
8 回	回路設計 (４)	６０秒時計を実装する。
9 回	回路設計 (５)	ＡＬＵを実装する。
10 回	回路設計 (６)	ステートマシンを実装する。
11 回	プロセッサの設計 (１)	プロセッサの仕様にもとづいて回路構成図、評価プログラムを作成する。
12 回	プロセッサの設計 (２)	命令フェッチサイクルを実装する。
13 回	プロセッサの設計 (３)	命令実行サイクルを設計し、基本機能を持ったプロセッサを実装する。
14 回	プロセッサの設計 (４)	命令と機能を追加したプロセッサを実装する。
15 回	発表会	実装したプロセッサのデモを行う。
16 回	ガイダンス	後期の実験で作成するデジタル時計と、時計の核になる H8 マイコンを紹介する。
17 回	マイコンの動作を知る	クロス開発環境について学習した後、ランプを点滅させる例題プログラムを活用する。
18 回	マイコン内蔵デバイスを使う	タイマを用いた割込プログラミングを体得する。
19 回	実行するための技術的な背景（導入）	計算機資源（リソース）についての初歩を学ぶ。
20 回	実行するための技術的な背景（メモリ関連）	リンカやライブラリの動作を体得する。
21 回	実行するための技術的な背景（メモリ関連）	同上。

22 回	実行するための技術的な背景（ＣＰＵ時間）	ＣＰＵ時間について知り、リアルタイムとは何かを学修する。
23 回	実行するための技術的な背景（ＣＰＵ時間）	同上。
24 回	サポートルーチン（１）	教員が作成したサポートルーチンの機能を学習し、これを使用する簡単なプログラムを作成する。
25 回	サポートルーチン（２）	教員が作成したサポートルーチンを使用して、スピーカと LCD などを制御してみる。その後、次回から作成するデジタル時計の仕様を決定する。
26 回	プログラム作成 (１)	前回、自分が決めた仕様に従いプログラムを作成する。
27 回	プログラム作成 (２)	同上
28 回	プログラム作成 (３)	同上
29 回	発表会準備	作成した時計プログラムについて発表の準備をする。
30 回	発表会	作成した時計プログラムについて発表する。

【到達目標】	ハードウエアとソフトウエアの関連を的確に理解し、実装上のトレードオフを考えることができるようになる。		
【徳山高専学習・教育目標】	B1	【ＪＡＢＥＥ基準 1(1)】	d-2b
【評価法】	学年末評価＝（前期評価＋後期評価）／２ 前期評価＝テーマ実験（動作確認・レポート；６０点）＋プロセッサの設計（デモ・レポート；４０点） 後期評価＝発表評価点（２５点満点）＋作品提出点（２５点満点）＋作品評価点（５０点満点）		
【テキスト】	コンピュータシステム実験指導書		
【関連科目】	電子工学実験 (３年)、情報システム実験 (５年)		
【成績欄】	前期中間試験【　　】 前期末試験【　　】 前期成績【　　】 後期中間試験【　　】 後期末試験【　　】 学年末成績【　　】		